

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 4 月 1 6 日
Date of Application:

出 願 番 号 特 願 2 0 0 3 - 1 1 1 4 3 7
Application Number:

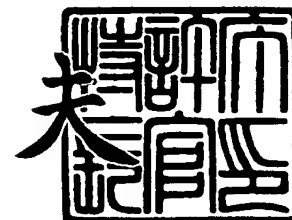
[ST. 10/C]: [J P 2 0 0 3 - 1 1 1 4 3 7]

出 願 人 ソニー株式会社
Applicant(s):

2 0 0 4 年 1 月 2 7 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 0290795804

【提出日】 平成15年 4月16日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/3205
H01L 23/522

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 井上 啓司

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代理人】

【識別番号】 100094053

【弁理士】

【氏名又は名称】 佐藤 隆久

【手数料の表示】

【予納台帳番号】 014890

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9707389

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置およびその製造方法

【特許請求の範囲】

【請求項 1】

基板と、

前記基板に形成された第 1 の導電層と、

前記第 1 の導電層と所定の距離を離間して前記基板に形成された第 2 の導電層と、

前記第 1 の導電層および前記第 2 の導電層の上面に形成され、前記第 1 の導電層および前記第 2 の導電層のいずれかがそれぞれ露出するように形成された複数の第 1 の開口部と、前記第 1 の導電層および前記第 2 の導電層のいずれもが露出しないように形成された第 2 の開口部とを有する絶縁膜と、

前記第 1 の開口部および前記第 2 の開口部を埋め込むように前記絶縁膜の上面に形成され、前記第 1 の開口部を介して前記第 1 の導電層および前記第 2 の導電層と電氣的に接続された第 3 の導電層と

を有し、

前記第 2 の開口部は、前記第 3 の導電層に沿って 2 つの前記第 1 の開口部の間に形成されている

半導体装置。

【請求項 2】

前記第 2 の開口部は、前記第 1 の開口部の間に所定の間隔を隔てて形成されている

請求項 1 記載の半導体装置。

【請求項 3】

前記第 3 の導電層は、銅を含有する導電性材料で形成されている

請求項 1 記載の半導体装置。

【請求項 4】

基板と、

前記基板に形成された第 1 の導電層と、

前記第 1 の導電層と所定の距離を離間して前記基板に形成された第 2 の導電層と、

前記第 1 の導電層および前記第 2 の導電層の上面に形成され、前記第 1 の導電層および前記第 2 の導電層のいずれかの端部がそれぞれ露出するように形成された開口部を有する絶縁膜と、

前記開口部を埋め込むように前記絶縁膜の上面に形成され、前記第 1 の導電層および前記第 2 の導電層と電氣的に接続された第 3 の導電層と

を有し、

前記第 3 の導電層は、熱膨張または収縮により長手方向の長さが変化しても接続が保たれるような所定の配線長を有し、前記第 3 の導電層の両端において、前記第 1 の導電層および前記第 2 の導電層と前記開口部を介して電氣的に接続されている

半導体装置。

【請求項 5】

前記第 3 の導電層は、銅を含有する導電性材料で形成されている

請求項 4 記載の半導体装置。

【請求項 6】

基板に第 1 の導電層を形成する工程と、

前記第 1 の導電層と所定の距離を離間して前記基板に第 2 の導電層を形成する工程と、

前記第 1 の導電層および前記第 2 の導電層の上面に絶縁膜を形成する工程と、

前記絶縁膜に、前記第 1 の導電層および前記第 2 の導電層のいずれかがそれぞれ露出するような複数の第 1 の開口部と、前記第 1 の導電層および前記第 2 の導電層のいずれもが露出しないような第 2 の開口部とを形成する工程と、

前記第 1 の開口部および前記第 2 の開口部を埋め込み、前記開口部を介して前記第 1 の導電層および前記第 2 の導電層と電氣的に接続するように前記絶縁膜の上面に第 3 の導電層を形成する工程と

を有し、

前記第 2 の開口部は、前記第 3 の導電層に沿って 2 つの前記第 1 の開口部の間

に形成する

半導体装置の製造方法。

【請求項 7】

基板に第 1 の導電層を形成する工程と、

前記第 1 の導電層と所定の距離を離間して前記基板に第 2 の導電層を形成する工程と、

前記第 1 の導電層および前記第 2 の導電層の上面に絶縁膜を形成する工程と、

前記絶縁膜に前記第 1 の導電層および前記第 2 の導電層のいずれかの端部がそれぞれ露出するように開口部を形成する工程と、

前記開口部を埋め込み、前記第 1 の導電層および前記第 2 の導電層と電氣的に接続するように前記絶縁膜の上面に第 3 の導電層を形成する工程と

を有し、

前記第 3 の導電層の配線長は、熱膨張または収縮により長手方向の長さが変化しても接続が保たれるような所定の長さに形成し、前記第 3 の導電層の両端において、前記第 1 の導電層および前記第 2 の導電層と、前記開口部を介して電氣的に接続するように形成する

半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置およびその製造方法に関し、特に、絶縁膜に形成された接続孔により複数の導電層を電氣的に接続する多層配線を有する半導体装置およびその製造方法に関する。

【0002】

【従来の技術】

L S I の高集積化および高性能化に伴い、素子寸法の微細化および多層構造化が進んでいる。多層配線の微細化により増大する配線遅延を低減するためには、配線抵抗および容量に影響を与えるパラメータ（配線膜厚）、配線容量に影響を与えるパラメータ（層間膜厚、比誘電率）および配線抵抗に影響を与えるパラメ

ータ（配線抵抗率）などを適切な割合でスケーリングする必要がある。

【0003】

配線材料としては、大きな電圧降下なく電気信号を伝播するために抵抗率が低いことが望ましい。従来広く用いられているAlに対し、抵抗率が低いものはAu, Cu, Agなどが挙げられる。なかでも、Cuは、Alよりも融点が高く、エレクトロマイグレーション現象の活性化エネルギーが大きいことからAlに比べて信頼性が向上することが報告されている。しかし、Cuを微細配線に使用するには、ドライエッチング法において、Cuを下地となる絶縁膜に対して高い選択比でエッチングする適当なガスが存在しないため、一般的に埋設型配線形成技術〔ダマシン（Damascene）法〕によって埋め込み配線を形成する。特に、接続孔と配線とを同時に埋め込むデュアルダマシン（dual damascene）法は、リソグラフィにおけるアライメントマージンの拡大や工程短縮化の観点から有用である。

【0004】

また、絶縁膜としては、配線容量低減の観点から、比誘電率の小さいものが望ましい。使用する材料としてはアリルエーテル系樹脂およびSiOCなどに代表される低誘電率材料へと移行している。しかし、アリルエーテル系樹脂などの低誘電率材料は、従来使用されていたSiO₂膜およびフッ素含有のSiO₂膜よりもヤング率が低く、比較的疎な膜である。

【0005】

図10は、従来の技術にかかる半導体装置の一部を模式的に示した概略断面図である。半導体基板1の上面に絶縁膜2が形成され、絶縁膜2の上面の一部には配線溝が形成され、その配線溝に第1の導電層3および第2の導電層4が形成されている。第1の導電層3および第2の導電層4が形成された絶縁膜2の上面に拡散防止膜5が形成され、拡散防止膜5の上面に絶縁膜6が形成されている。絶縁膜6の上面の一部に形成された配線溝に第3の導電層8が形成され、第3の導電層8が形成された絶縁膜6の上面に拡散防止膜9が形成され、拡散防止膜9の上面に絶縁膜10が形成されている。さらに、第1の導電層3および第2の導電層4と第3の導電層8とは、それぞれ開口部7を介して電氣的に接続されている。

。ここで、開口部内は第3の導電層8と同じ材料で埋め込まれている。また、拡散防止膜5, 9は、層構成および用いる導電層の材料に応じて形成しなくてもよい。半導体基板1に形成された、素子領域および素子分離領域は図示を省略している。

【0006】

上記のような、従来の半導体装置の製造方法として、基板上に形成された層間絶縁膜と、基板上に形成された上層配線および下層配線と、上層配線と下層配線とを電氣的に接続するプラグとを形成し、プラグの近傍の層間絶縁膜中に電流の流路とならない柱を形成することが知られている（たとえば、特許文献1参照）。

【0007】

【特許文献1】

特開平11-154679号公報（第3-7頁、第1-10図）

【0008】

【発明が解決しようとする課題】

しかしながら、上記のような従来の方法においては、ヤング率の低い絶縁膜を使用しているので、工程中の高温雰囲気下において、導電層の熱膨張あるいは収縮により、導電層の長手方向が伸縮し、容易に変形してしまう。

高温雰囲気下（たとえば、400℃程度）における配線および接続部の変形の一例を図11に示す。

図11は、従来の技術にかかる半導体装置の一部を模式的に示した概略断面図であり、図10の構成の高温時における配線の様子を示している。

図10, 11において、1本の長い第3の導電層8が比較的柔らかい低ヤング率の材料で形成された絶縁膜6に形成されているとき、上層部の絶縁膜形成工程や硬化などの高温熱処理工程に、導電層はその配線長に比例して容易に膨張する。通常導電層の端部は下層配線に接続するような開口部が形成されているが、多くの電流を流さない電位固定のために使用される場合は1つの開口部のみが形成される。したがって、第3の導電層8が膨張したときに開口部7の上部が第3の導電層8の長手方向に引っ張られ、その結果、密着性の悪い接続部、つまり接続

孔 7 の底部と下層配線層（図 10, 11 中においては第 1 の導電層 3 および第 2 の導電層 4）との界面にて剥がれが生じ、接続孔 7 は電氣的に独立した導電層 20 となる。

このように、特に脆弱な配線間の接続部において変形し、断線などを生じるので、製品歩留りおよび配線信頼性に対して、大きな影響を与える可能性が考えられる。

【0009】

本発明は、かかる事情に鑑みてなされたものであり、その目的は、導電層の熱膨張あるいは収縮による開口部の変形を抑制し、製品歩留りおよび配線信頼性を向上させる半導体装置およびその製造方法を提供することにある。

【0010】

【課題を解決するための手段】

上記目的を達成するため、上記の本発明の半導体装置は、基板と、前記基板に形成された第 1 の導電層と、前記第 1 の導電層と所定の距離を離間して前記基板に形成された第 2 の導電層と、前記第 1 の導電層および前記第 2 の導電層の上面に形成され、前記第 1 の導電層および前記第 2 の導電層のいずれかがそれぞれ露出するように形成された複数の第 1 の開口部と、前記第 1 の導電層および前記第 2 の導電層のいずれもが露出しないように形成された第 2 の開口部とを有する絶縁膜と、前記第 1 の開口部および前記第 2 の開口部を埋め込むように前記絶縁膜の上面に形成され、前記第 1 の開口部を介して前記第 1 の導電層および前記第 2 の導電層と電氣的に接続された第 3 の導電層とを有し、前記第 2 の開口部は、前記第 3 の導電層に沿って 2 つの前記第 1 の開口部の間に形成されている。

【0011】

上記の本発明の半導体装置においては、第 2 の開口部を第 3 の導電層に沿って、2 つの第 1 の開口部の間に形成することにより、第 1 の開口部にかかる力を分散し、第 1 の導電層および第 2 の導電層のいずれか一方と、第 3 の導電層との接続部である第 1 の開口部の変形を抑制する。

【0012】

上記の本発明の半導体装置は、基板と、前記基板に形成された第 1 の導電層と

、前記第 1 の導電層と所定の距離を離間して前記基板に形成された第 2 の導電層と、前記第 1 の導電層および前記第 2 の導電層の上面に形成され、前記第 1 の導電層および前記第 2 の導電層のいずれかの端部がそれぞれ露出するように形成された開口部を有する絶縁膜と、前記開口部を埋め込むように前記絶縁膜の上面に形成され、前記第 1 の導電層および前記第 2 の導電層と電氣的に接続された第 3 の導電層とを有し、前記第 3 の導電層は、熱膨張または収縮により長手方向の長さが変化しても接続が保たれるような所定の配線長を有し、前記第 3 の導電層の両端において、前記第 1 の導電層および前記第 2 の導電層と前記開口部を介して電氣的に接続されている。

【 0 0 1 3 】

上記の本発明の半導体装置においては、第 3 の導電層を所定の配線長を有することにより、熱膨張または収縮により長手方向の長さが変化しても、第 1 の導電層および第 2 の導電層と開口部を介して、電氣的に接続が保たれる。

【 0 0 1 4 】

本発明の半導体装置の製造方法は、基板に第 1 の導電層を形成する工程と、前記第 1 の導電層と所定の距離を離間して前記基板に第 2 の導電層を形成する工程と、前記第 1 の導電層および前記第 2 の導電層の上面に絶縁膜を形成する工程と、前記絶縁膜に、前記第 1 の導電層および前記第 2 の導電層のいずれかがそれぞれ露出するような複数の第 1 の開口部と、前記第 1 の導電層および前記第 2 の導電層いずれもが露出しないような第 2 の開口部とを形成する工程と、前記第 1 の開口部および前記第 2 の開口部を埋め込み、前記第 1 の開口部を介して前記第 1 の導電層および前記第 2 の導電層と電氣的に接続するように前記絶縁膜の上面に第 3 の導電層を形成する工程とを有し、前記第 2 の開口部は、前記第 3 の導電層に沿って 2 つの前記第 1 の開口部の間に形成する。

【 0 0 1 5 】

上記の本発明の半導体装置の製造方法においては、基板に第 1 の導電層を形成し、第 1 の導電層と所定の距離を離間して基板に第 2 の導電層を形成する。第 1 の導電層および第 2 の導電層の上面に絶縁膜を形成し、絶縁膜に、第 1 の導電層および第 2 の導電層のいずれかがそれぞれ露出するような複数の第 1 の開口部と

、第1の導電層および第2の導電層いずれもが露出しないような第2の開口部とを形成する。第1の開口部および第2の開口部を埋め込み、第1の開口部を介して第1の導電層および第2の導電層と電氣的に接続するように絶縁膜の上面に第3の導電層を形成する。ここで、第2の開口部は、第3の導電層に沿って2つの第1の開口部の間に形成する。

【0016】

本発明の半導体装置の製造方法は、基板に第1の導電層を形成する工程と、前記第1の導電層と所定の距離を離間して前記基板に第2の導電層を形成する工程と、前記第1の導電層および前記第2の導電層の上面に絶縁膜を形成する工程と、前記絶縁膜に前記第1の導電層および前記第2の導電層のいずれかの端部がそれぞれ露出するように開口部を形成する工程と、前記開口部を埋め込み、前記第1の導電層および前記第2の導電層と電氣的に接続するように前記絶縁膜の上面に第3の導電層を形成する工程とを有し、前記第3の導電層の配線長は、熱膨張または収縮により長手方向の長さが変化しても接続が保たれるような所定の長さに形成し、前記第3の導電層の両端において、前記第1の導電層および前記第2の導電層と、前記開口部を介して電氣的に接続するように形成する。

【0017】

上記の本発明の半導体装置の製造方法においては、基板に第1の導電層を形成し、第1の導電層と所定の距離を離間して基板に第2の導電層を形成する。第1の導電層および第2の導電層の上面に絶縁膜を形成し、絶縁膜に第1の導電層および第2の導電層のいずれかの端部がそれぞれ露出するように開口部を形成する。開口部を埋め込み、第1の導電層および第2の導電層と電氣的に接続するように絶縁膜の上面に第3の導電層を形成する。ここで、第3の導電層の配線長は、熱膨張または収縮により長手方向の長さが変化しても接続が保たれるような所定の長さに形成し、第3の導電層の両端において、第1の導電層および第2の導電層と開口部を介して電氣的に接続するように形成する。

【0018】

【発明の実施の形態】

以下、本発明の実施形態について図面に基づいて説明する。

〔第1の実施形態〕

以下、本発明の第1の実施形態について、図1を参照して説明する。図1は本実施形態にかかる半導体装置の模式的断面図である。

半導体基板101上に絶縁膜102が形成され、絶縁膜102の上面の一部に配線溝120が形成され、その配線溝120にはたとえばCuからなる第1の導電層103および第2の導電層104が所定の距離を離間して形成されている。第1の導電層103および第2の導電層104を被覆するように拡散防止膜105が形成され、拡散防止膜105の上面にアリルエーテル系樹脂のようなヤング率の低い絶縁膜106が形成されている。絶縁膜106の上面には配線溝125が形成され、その配線溝125にはたとえばCuからなる第3の導電層108が形成され、第3の導電層108が形成された絶縁膜106の上面には拡散防止膜109および絶縁膜110が形成されている。また、絶縁膜106には、第1の導電層103および第2の導電層104のいずれかがそれぞれ露出するような複数の第1の開口部107が形成され、第3の導電層108と第1の導電層103および第2の導電層104は、第1の開口部107を介して電氣的に接続されている。さらに、2つの第1の開口部107の間に第3の導電層108に沿って、第1の導電層103および第2の導電層104のいずれもが露出されない第2の開口部111が所定の間隔 L_1 を隔てて形成されている。ここで、第1の開口部107および第2の開口部111は第3の導電層と同じ材料で埋め込まれている。なお、説明を簡単にするために、半導体基板に形成された素子領域や素子分離領域などの構成は図示を省略している。

【0019】

次に、本発明の半導体装置の製造方法について、図2～6を参照して説明する。図2～6は、本実施形態にかかる半導体装置の製造方法の主要な工程を順次模式的に示した概略断面図である。

図2(a)に示すように、所定の素子領域が形成された半導体基板101の上面に絶縁膜102を形成する。絶縁膜102の上面において、導電層形成領域に既存のリソグラフィ技術およびエッチング技術などを用いて、深さ t_1 の配線溝120を所定の距離離間してたとえば2ヵ所形成する。本実施形態においては

t_1 は 200 nm 程度とする。また、絶縁層 102 は、たとえば、アリルエーテル系樹脂の膜とする。

次に、図 2 (b) に示すように、配線溝 120 が形成された絶縁膜 102 の上面にバリアメタル 121 を形成し、その後、バリアメタルの上面に第 1 の金属層 122 を形成する。バリアメタルとして、たとえば、スパッタリング法などにより Ta 膜を 10 nm 程度形成する。また、第 1 の金属層 122 として、Cu シード膜を 80 nm 程度形成し、電界メッキ法などにより Cu メッキ層 700 nm 程度形成する。

【0020】

次に、図 3 (c) に示すように、化学機械的研磨 (CMP: Chemical-Mechanical Polishing) 技術などにより、第 1 の金属層 122 を絶縁膜 102 が露出するまで研磨し、配線溝 120 に第 1 の導電層 103 および第 2 の導電層 104 を形成する。本実施形態において、第 1 の導電層 103 と第 2 の導電層 104 とは、同一の金属層 122 から形成されたが、異なる金属層から形成してもよい。なお、図 3 (c) 以降の工程においてはバリアメタルの図示を省略している。

次に、図 3 (d) に示すように、Cu の拡散を防止する拡散防止膜 105 として SiC 膜を 50 nm 程度形成し、アリルエーテル系樹脂などの SiO₂ 膜などと比べてヤング率の低い絶縁膜 106 を 600 nm 程度形成する。拡散防止膜 105 および絶縁膜 106 の形成方法は形成する材料によって所定の方法で行う。

【0021】

次に、図 4 (e) に示すように、絶縁膜 106 において、第 1 の導電層 103 および第 2 の導電層 104 のそれぞれの端部にそれぞれ第 1 の開口部 107 を既存のリソグラフィ技術およびエッチング技術を用いて形成する。同時に、2 つの第 1 の開口部 107 の間に、第 1 の導電層 103 および第 2 の導電層 104 が形成された領域を除く第 3 の導電層 108 の形成領域に沿って第 2 の開口部 111 を所定の間隔 L_1 を隔てて形成する。このとき、第 1 の開口部 107 および第 2 の開口部 111 の底部には、拡散防止膜が残存していることが望ましい。

第 2 の開口部 111 を形成する間隔 L_1 は、後に形成する第 3 の導電層 108

の配線長、第3の導電層108および絶縁膜106のヤング率および熱膨張係数、後工程の加熱温度などに応じて決定される。ここでは、第3の導電層108の配線長において、100 μ m毎に形成する。

次に、図4 (f) に示すように、絶縁膜106の上面に埋め込み層123を第1の開口部107および第2の開口部111を埋め込むように形成する。埋め込み層123の上面にレジスト膜124を形成し、既存のリソグラフィ技術を用いて第3の導電層108形成領域の所定のパターンにレジスト膜124を加工する。

【0022】

次に、図5 (g) に示すように、既存のエッチング技術によりレジスト膜124が形成された領域を除く埋め込み層123および絶縁膜106を加工する。レジスト膜124および埋め込み層123を除去し、深さ t_2 の配線溝125を形成する。さらに、第1の開口部107および第2の開口部111において露出されている拡散防止膜105をエッチング技術などにより除去し、第1の開口部107において第1の導電層103および第2の導電層104を露出させ、第2の開口部111において、下層の絶縁層102を露出させる。このとき、配線溝125の深さ t_2 は、たとえば、300 nmになるように加工する。

次に、図5 (h) に示すように、第1の開口部107、第2の開口部111および配線溝125が形成された絶縁膜106の上面に、バリアメタル126および第2の金属層127を形成する。バリアメタル126として、たとえば、Ta膜をスパッタリング法などにより20 nm程度形成する。また、第2の金属層127として、たとえば、スパッタリング法などによりCuシード膜を80 nm程度形成し、Cu膜を電界メッキ法などにより800 nm程度形成する。

【0023】

次に、図6 (i) に示すように、CMP技術などにより絶縁膜106が露出するまで研磨し、配線溝125にのみバリアメタル126および第2の金属層127から形成される第3の導電層108を形成する。第3の導電層108は、上記材料に限らず、銅を含有する導電性材料であれば良い。図6 (i) 以降の工程においてはバリアメタル126の図示を省略する。

次に、図6(j)に示すように、以下同様の工程で拡散防止膜109および絶縁膜110を形成し、さらに必要に応じて導電層などを形成し、多層配線を形成する。

なお、第2の開口部111を形成する間隔 L_1 およびその数は、上記例に限定されず、導電層の膜厚あるいは開口部の寸法、絶縁膜の種類および膜厚などによって変化する。また、配線溝120、125の深さ t_1 t_2 は、絶縁膜の種類および膜厚などにより変えることができる。

【0024】

本実施形態において、第3の導電層108に形成された2つの第1の開口部107の間に、 $100\mu\text{m}$ ごとの間隔で第2の開口部111を形成し、絶縁膜106としてアリルエーテル系樹脂を用いる。そして、上層（第3の導電層108）および下層（第1および第2の導電層103、104）の導電層はCuを用い、第3の導電層108の両端において第1の開口部107により下層配線103、104と接続する。このとき、Cuは、ヤング率 115GPa 、熱膨張率 $17.7\text{ppm}/^\circ\text{C}$ であり、アリルエーテル系樹脂は、ヤング率 2.45GPa 、熱膨張率 $66\text{ppm}/^\circ\text{C}$ とする。

導電層103、104、108が、たとえば、 $1000\mu\text{m}$ ($1000\mu\text{m}$ の上層導電層108と $1000\mu\text{m}$ の下層導電層103、104の繰り返しの構造)程度の配線長に形成され、上層導電層と下層導電層との間にアリルエーテル系樹脂の絶縁膜106を形成されているとする。実際に使用する温度を 100°C 程度とすると、上記のヤング率および熱膨張率から、導電層の端部は片側で約 800nm 程度も配線長が伸びることになる。つまり、開口部107においては、下層導電層103、104から一方に 800nm 程度、同様に上層導電層108から反対方向に 800nm 程度もの変形する力が加わる。

【0025】

130nm 世代で考えると、開口部107、111の孔径は 200nm 程度であるのでその 400% 程度も配線長方向に変化させるだけの力が、上層および下層の導電層からおのおの反対方向に加わる。従って、第1の開口部107の底部とその真下の導電層103、104とはバリアメタルなどを介して接続しており

、密着性が十分でないことから、導通不良になることが容易に考えられる。

そこで、たとえば、第3の導電層108の $100\mu\text{m}$ ごとに開口部107, 111を形成した場合、導電層103, 104, 108の端部の片側においてそれぞれ80nm程度（孔径の40%）を変化させるだけの力となる。そのため、第2の開口部111が全くない場合の1/10の力となる。孔径の40%程度の変形であれば第1の開口部107において接続が保たれる可能性もある。本実施形態においては、10%オーダーの $100\mu\text{m}$ 程度が限界と考えられ、それ以下になるような間隔 L_1 で第2の開口部111を形成する。

従来の方法のように、第2の開口部111を形成しないと、第3の導電層108の配線長の変化により接続部の変形しようとする力が、第1の開口部107における接続部にすべて加わる。しかし、電気的な接続に寄与しない第2の開口部111を第3の導電層108に沿って、複数の第1の開口部107の間に形成することにより、配線長の変形に伴い第1の開口部107に付与される力が分散する。

第1の開口部107および第2の開口部111を形成する所定の距離 L_1 は、本実施形態に限定されず、導電層の種類および膜厚、開口部の孔径、絶縁膜の種類および膜厚により変化する。

【0026】

本実施形態において、第1および第2の導電層と第3の導電層とが、第1の開口部により電気的に接続され、第3の導電層に沿って複数の第1の開口部の間に所定の間隔を隔てて導電層の接続に寄与しない第2の開口部を形成する。それにより、後工程の熱膨張あるいは収縮による第3の導電層の長手方向における配線長の変化に伴う力を分散し、第1の開口部の変形を抑制する。したがって、導電層の接続部である第3の導電層の両端部に形成された第1の開口部の底界面の剥がれを防止することができる。そのため、製品歩留りや配線信頼度が向上する。

【0027】

〔第2の実施形態〕

以下、本発明の第2の実施形態にかかる半導体装置の製造方法について図を参照して説明する。第1の実施形態と同様の部分は番号を同じくし、説明を省略し

、以下、異なる部分についてのみ説明する。

図 7 は、本実施形態にかかる半導体装置を模式的に示した断面図である。

半導体基板 101 上に絶縁膜 102 が形成され、絶縁膜 102 の上面の一部に所定の距離が離間されて複数の配線溝 120 が形成され、その配線溝 120 にはそれぞれ第 1 の導電層 103 および第 2 の導電層 104 が所定の距離を離間して交互に形成されている。第 1 の導電層 103 および第 2 の導電層 104 はたとえば Cu により形成されている。第 1 の導電層 103 および第 2 の導電層 104 を被覆するように拡散防止膜 105 が形成され、拡散防止膜 105 の上面にアリルエーテル系樹脂のような低ヤング率の絶縁膜 106 が形成されている。絶縁膜 106 の上面には配線溝 125 が形成され、その配線溝 125 には所定の配線長 L_2 で第 3 の導電層 108 が形成され、第 3 の導電膜 108 が形成された絶縁膜 106 の上面には拡散防止膜 109 および絶縁膜 110 が形成されている。ここで、第 3 の導電層 108 はたとえば Cu により形成されている。また、所定の配線長 L_2 を有する第 3 の導電層 108 は、一方の端部において第 1 の導電層 103 と、他方の端部において第 2 の導電層 104 と、開口部 112 を介して電氣的に接続されている。ここで、開口部 112 は第 3 の導電層 108 と同じ材料で埋め込まれている。なお、説明を簡単にするために、半導体基板に形成された素子領域や素子分離領域などの構成は図示を省略している。

【0028】

次に、本発明の半導体装置の製造方法について、図 8、9 を参照して説明する。図 8、9 は、本実施形態にかかる半導体装置の製造方法の主要な工程を順次模式的に示した概略断面図である。

図 8 (a) に示すように、上記と同様な方法で、所定の素子領域が形成された半導体基板 101 の上面に絶縁膜 102 を形成する。絶縁層 102 の上面において、導電層形成領域に既存のリソグラフィ技術およびエッチング技術などを用いて、所定の距離を離間して 200 nm 程度の深さを有する配線溝 120 を複数形成する。配線溝 120 が形成された絶縁膜 102 の上面にバリアメタルとして Ta 膜 10 nm を形成し、バリアメタル 121 の上面に第 1 の金属層として Cu シード膜 80 nm、および Cu 膜 700 nm を形成する。

次に、CMP技術などにより、第1の金属層を絶縁膜102が露出するまで研磨し、配線溝120に第1の導電層103および第2の導電層104を形成する。本実施形態において、第1の導電層103と第2の導電層104とは、同一の金属層から形成されたが、異なる金属層から形成してもよい。なお、図中において、バリアメタルは図示を省略し、第1の金属層を第1の導電層103および第2の導電層104と示している。

【0029】

次に、図8(b)に示すように、第1の導電層103および第2の導電層104の拡散を防止する拡散防止膜105としてSiC膜50nmを形成し、アリルエーテル系樹脂などの低ヤング率の絶縁膜106を600nm程度形成する。拡散防止膜105および絶縁膜106の形成方法は用いる材料によって所定の方法で行う。また、拡散防止膜105は、導電層103、104の材料によって形成しなくてもよい。

次に、絶縁膜106において、第1の導電層103および第2の導電層104のそれぞれの端部に開口部112を、既存のリソグラフィー技術およびエッチング技術を用いて形成する。このとき、開口部112の底部において、拡散防止膜が残存していることが望ましい。

【0030】

次に、図9(c)に示すように、開口部112を埋め込むように、絶縁膜106の上面に埋め込み層を形成し、埋め込み層の上面にレジスト膜を形成し、既存のリソグラフィー技術を用いて第3の導電層108用の配線溝125領域を露出するように所定のパターンにレジスト膜を加工する。図中において、埋め込み層およびレジスト膜は図示を省略する。

次に、既存のエッチング技術により、レジスト膜が形成された領域を除く埋め込み層および絶縁膜106を加工する。そして、レジスト膜および埋め込み層を除去し、所定の長さ L_2 となる配線溝125を300nm程度の深さに形成する。さらに、開口部112において露出されている拡散防止膜105をエッチング技術などにより除去し、第1の導電層103および第2の導電層104を露出させる。

【0031】

次に、図9(d)に示すように、開口部112および配線溝125が形成された絶縁膜106の上面に、バリアメタルとしてTa膜20nm程度形成し、第2の金属層としてCuシード膜80nm、およびCu膜800nmを形成する。

CMP技術などにより絶縁膜106が露出するまで研磨し、配線溝125に所定の配線長 L_2 を有する第3の導電層108を形成する。第3の導電層108は、上記材料に限らず、Cuを含む導電性材料であれば良い。図中において、バリアメタルは省略し、第2の金属層を第3の導電層108を示している。

次に、上記と同様の工程で、拡散防止膜109および絶縁膜110を形成し、さらに必要に応じて導電層などを形成し、図7に示すような多層配線を形成する。

【0032】

図7に示すように、本実施形態において、第3の導電層108を所定の配線長 L_2 とし、たとえば、第3の導電層108の配線長を $100\mu\text{m}$ 程度に形成する。第3の導電層108の両端に形成された2つの開口部112により、一方の開口部112において第1の配線層103と、他方の開口部112において第2の配線層104とそれぞれ電氣的に接続されている。また、第1の配線層103はその両端において、それぞれ異なる第3の導電層108と電氣的に接続され、第2の導電層104は、その両端において、それぞれ異なる第3の導電層108と電氣的に接続されている。このような構造が繰り返し形成されている。さらに、絶縁膜106としてアリルエーテル系樹脂を用い、開口部112は絶縁膜106に形成され、Cuにより形成された第3の導電層108と、下層の第1および第2の導電層103、104とを接続している。このとき、Cuは、ヤング率115GPa、熱膨張率 $17.7\text{ppm}/^\circ\text{C}$ であり、アリルエーテル系樹脂は、ヤング率2.45GPa、熱膨張率 $66\text{ppm}/^\circ\text{C}$ とする。

導電層103、104、108の配線長 L_2 がたとえば、 $1000\mu\text{m}$ ($1000\mu\text{m}$ の上層導電層と $1000\mu\text{m}$ 下層導電層の繰り返しの構造)程度に形成され、上層導電層と下層導電層との間にアリルエーテル系樹脂の絶縁膜106が形成されているとする。実際に使用する温度を100度程度とすると、上記ヤング

率および熱膨張率から、導電層の端部は、片側でそれぞれ約 800 nm 程度も伸びることになる。つまり、開口部 112 においては、下層導電層 103, 104 から一方に 800 nm、上層導電層 108 から反対方向に 800 nm 程度もの変形する力が加わる。

【0033】

130 nm 世代で考えると、開口部 112 の孔径は 200 nm 程度であるのでその 40% 程度も配線長方向に変化させるだけの力が、上層および下層の導電層からおのおの反対方向に加わる。従って、開口部 112 の底部とその真下の導電層 103, 104 とはバリアメタルなどを介して接続しており、密着性が十分でないことから、導通不良になることが容易に考えられる。

そこで、たとえば、第 3 の導電層 108 の配線長 L_2 を $100\ \mu\text{m}$ とした場合、導電層の端部において片側 80 nm 程度（孔径の 40%）を変化させるだけの力となるので、配線長 L_2 が $1000\ \mu\text{m}$ の場合に比べ、 $1/10$ 程度の力に低減される。孔径の 40% 程度の変形であれば開口部 112 において接続が保たれる可能性もあり、本実施形態においては 10% オーダーの $100\ \mu\text{m}$ 程度が限界であり、それ以下になるように第 3 の導電層 108 の配線長 L_2 を形成する。従来の方法のように、1 本の長い導電層の両端において開口部により電気的な接続をしていると、導電層の膨張により接続部が変化しようとする力が開口部にすべて加わり、接続部が剥がれる可能性がある。しかし、第 3 の導電層 108 を導電層の熱膨張または収縮により長手方向の長さが変化しても開口部による接続が保たれるような所定の配線長 L_2 に形成することにより、配線長の膨張あるいは収縮に伴う開口部にかかる力が低減される。

【0034】

第 3 の導電層 108 の所定の配線長 L_2 は、本実施形態に限定されず、導電層の種類、膜厚、開口部の孔径、絶縁膜の種類および膜厚により変化する。また、第 1 の導電層 103 および第 2 の導電層 104 が、本実施形態のように第 3 の導電層 108 と同じ材料を用いて形成されている場合、第 3 の導電層 108 の配線長 L_2 と同程度の配線長に形成することが望ましい。さらに、第 1 の導電層 103 および第 2 の導電層 104 のそれぞれの導電層を形成する材料のヤング率およ

び熱膨張率から上記と同様な方法で配線長を求めると、下層の電極から加わる力はより低減される。

【0035】

本実施形態において、第3の導電層の配線長を所定の長さにすることにより、熱膨張あるいは収縮により長手方向の配線長が変化しても、接続部における剥がれなどを抑制し、開口部の変形を防ぎ、接続を保つことができる。したがって、製品歩留りや配線信頼度が向上する。

【0036】

本発明は、上記の実施形態に限定されない。

たとえば、第1の実施形態においては、第1の開口部の間に形成された第2の開口部の間隔は、形成する導電層の膜厚、開口部の孔径などによって変更でき、また、第2の実施形態において第3の導電層の配線長は、導電層の膜厚や絶縁膜の種類によって変更できる。

その他、本発明の要旨を逸脱しない範囲で種々の変更が可能である。

【0037】

【発明の効果】

以上説明してきたように、本発明によれば、半導体装置において、導電層の熱膨張あるいは収縮による開口部の変形を抑制し、製品歩留りおよび配線信頼性を向上することができる。

また、半導体装置の製造方法において、導電層の熱膨張あるいは収縮による開口部の変形を抑制し、製品歩留りおよび配線信頼性を向上することができる。

【図面の簡単な説明】

【図1】

図1は本発明の第1の実施形態にかかる半導体装置の一部を模式的に示す概略断面図である。

【図2】

図2(a)は、本発明の第1の実施形態にかかる半導体装置の製造方法の主要な工程を順次模式的に示す概略断面図であり、図2(b)は、本発明の第1の実施形態にかかる半導体装置の製造方法の主要な工程を順次模式的に示す概略断面

図である。

【図 3】

図 3 (c) は、本発明の第 1 の実施形態にかかる半導体装置の製造方法の主要な工程を順次模式的に示す概略断面図であり、図 3 (d) は、本発明の第 1 の実施形態にかかる半導体装置の製造方法の主要な工程を順次模式的に示す概略断面図である。

【図 4】

図 4 (e) は、本発明の第 1 の実施形態にかかる半導体装置の製造方法の主要な工程を順次模式的に示す概略断面図であり、図 4 (f) は、本発明の第 1 の実施形態にかかる半導体装置の製造方法の主要な工程を順次模式的に示す概略断面図である。

【図 5】

図 5 (g) は、本発明の第 1 の実施形態にかかる半導体装置の製造方法の主要な工程を順次模式的に示す概略断面図であり、図 5 (h) は、本発明の第 1 の実施形態にかかる半導体装置の製造方法の主要な工程を順次模式的に示す概略断面図である。

【図 6】

図 6 (i) は、本発明の第 1 の実施形態にかかる半導体装置の製造方法の主要な工程を順次模式的に示す概略断面図であり、図 6 (j) は、本発明の第 1 の実施形態にかかる半導体装置の製造方法の主要な工程を順次模式的に示す概略断面図である。

【図 7】

図 7 は本発明の第 2 の実施形態にかかる半導体装置の一部を模式的に示す概略断面図である。

【図 8】

図 8 (a) は、本発明の第 2 の実施形態にかかる半導体装置の製造方法の主要な工程を順次模式的に示す概略断面図であり、図 8 (b) は、本発明の第 2 の実施形態にかかる半導体装置の製造方法の主要な工程を順次模式的に示す概略断面図である。

【図 9】

図 9 (c) は、本発明の第 2 の実施形態にかかる半導体装置の製造方法の主要な工程を順次模式的に示す概略断面図であり、図 9 (d) は、本発明の第 2 の実施形態にかかる半導体装置の製造方法の主要な工程を順次模式的に示す概略断面図である。

【図 10】

図 10 は従来の技術にかかる半導体装置の一部を模式的に示す概略断面図である。

【図 11】

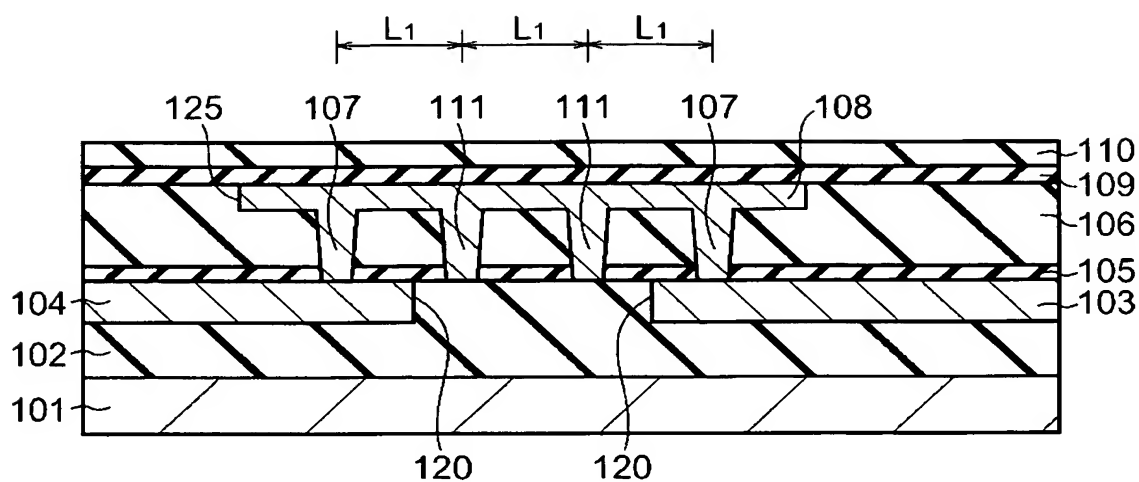
図 11 は従来の技術にかかる半導体装置の一部を模式的に示す概略断面図である。

【符号の説明】

1…基板、2…絶縁膜、3…第 1 の導電層、4…第 2 の導電層、5…拡散防止膜、6…絶縁膜、7…開口部、8…第 3 の導電層、9…拡散防止膜、10…絶縁膜、20…導電層、101…基板、102…絶縁膜、103…第 1 の導電層、104…第 2 の導電層、105…拡散防止膜、106…絶縁膜、107…第 1 の開口部、108…第 3 の導電層、109…拡散防止膜、110…絶縁膜、111…第 2 の開口部、112…開口部、120…配線溝、121…バリアメタル、122…第 1 の金属層、123…埋め込み層、124…レジスト膜、125…配線溝、126…バリアメタル、127…第 2 の金属層

【書類名】 図面

【図 1】



101:基板

103:第1の導電層

104:第2の導電層

106:絶縁膜

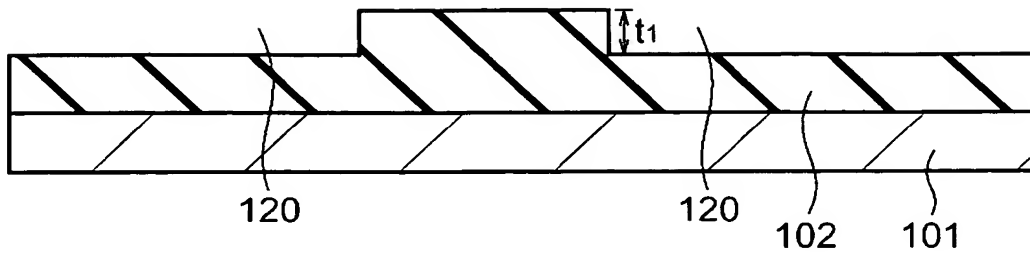
107:第1の開口部

108:第3の導電層

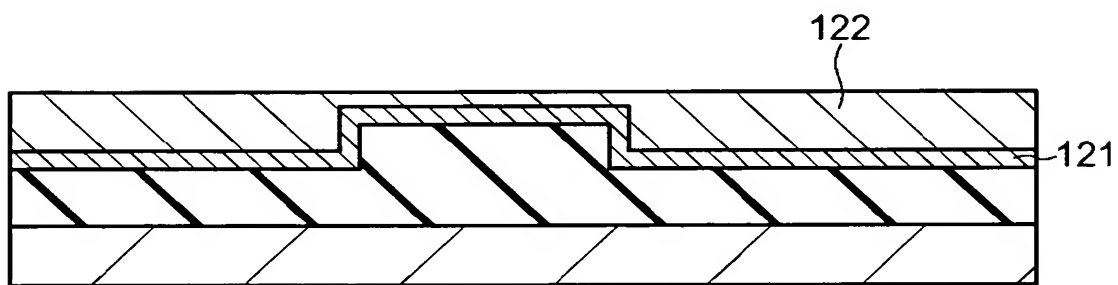
111:第2の開口部

【図 2】

(a)

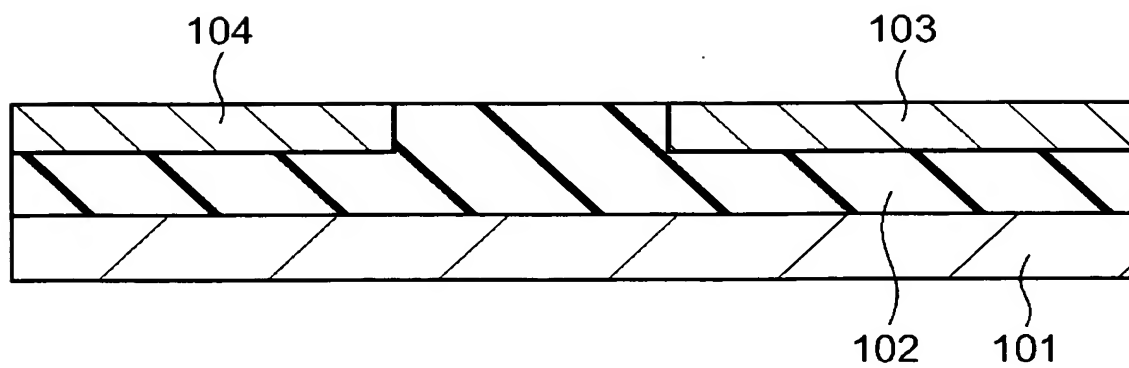


(b)

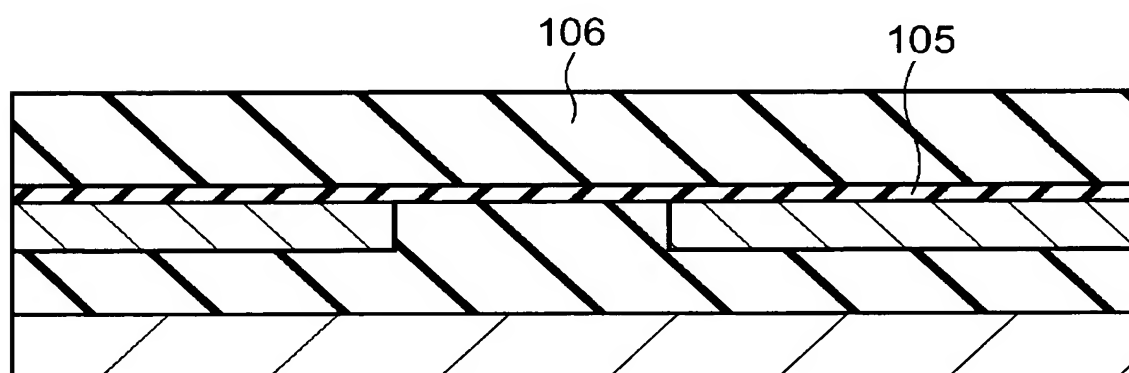


【図 3】

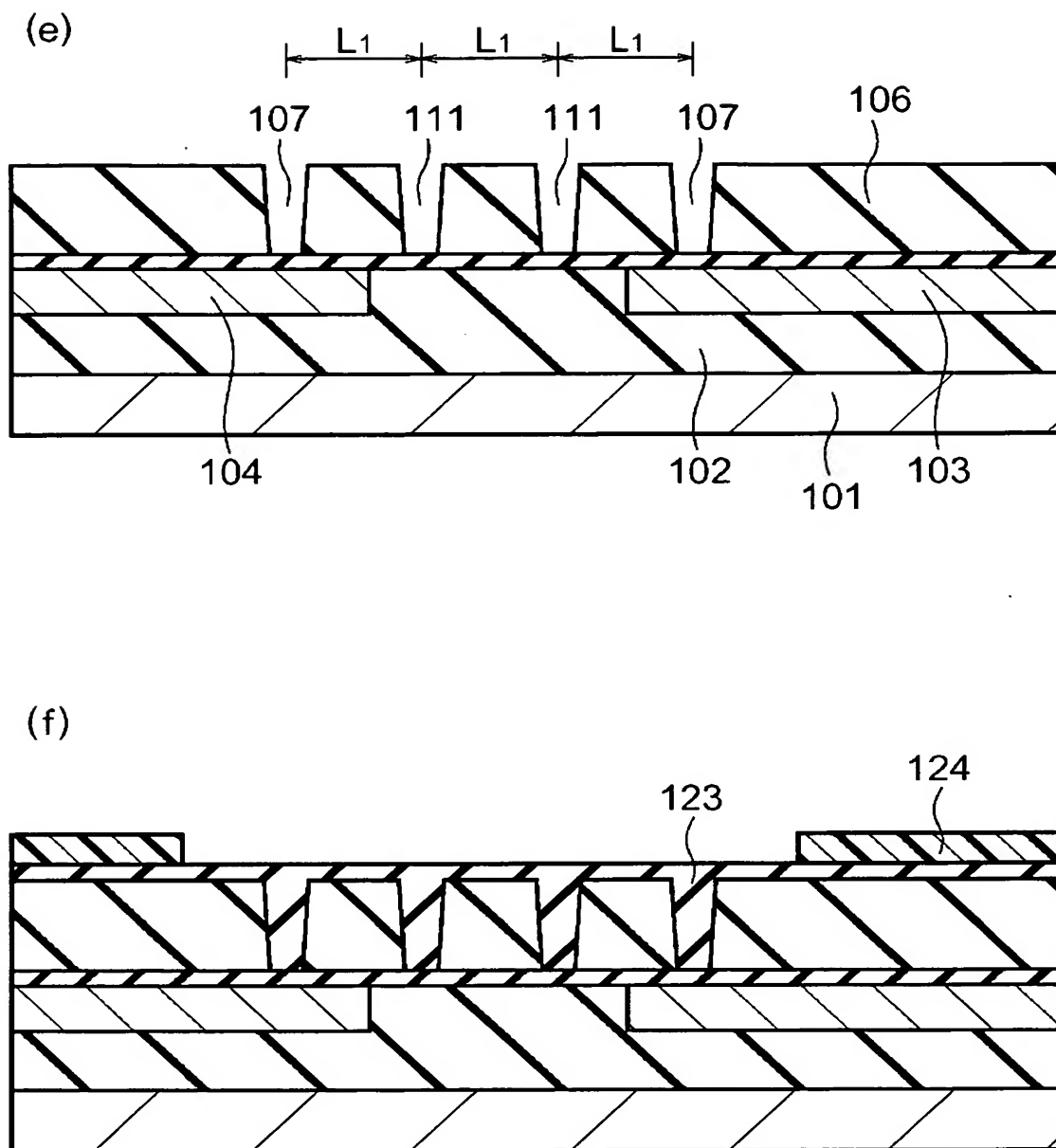
(c)



(d)

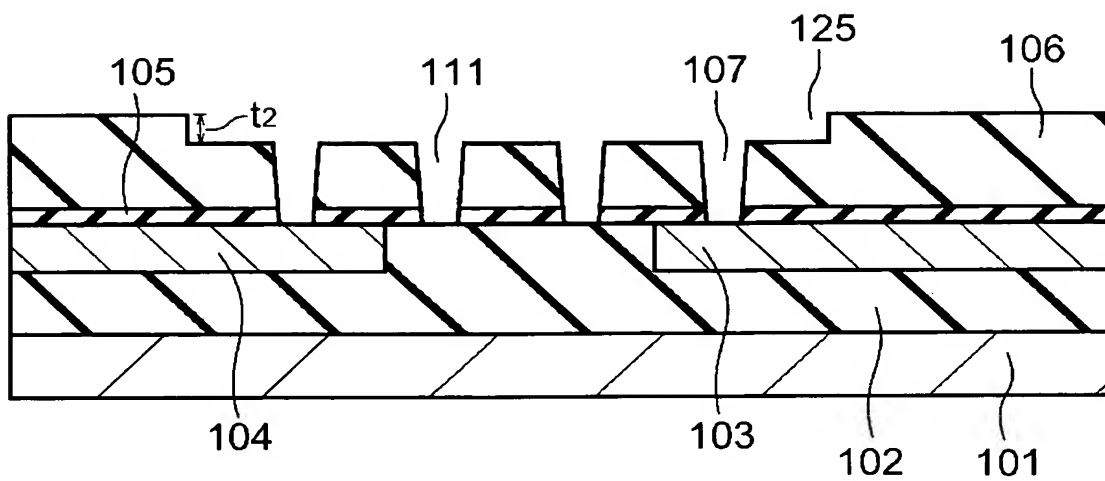


【図 4】

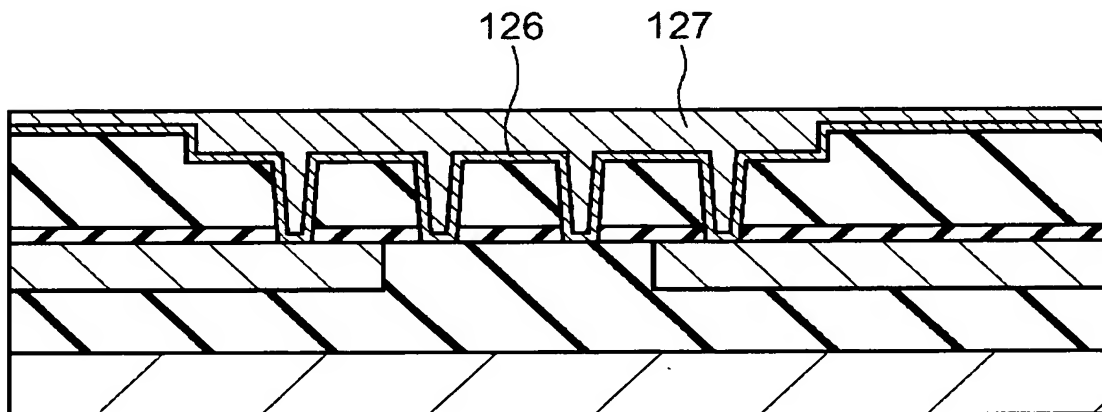


【図 5】

(g)

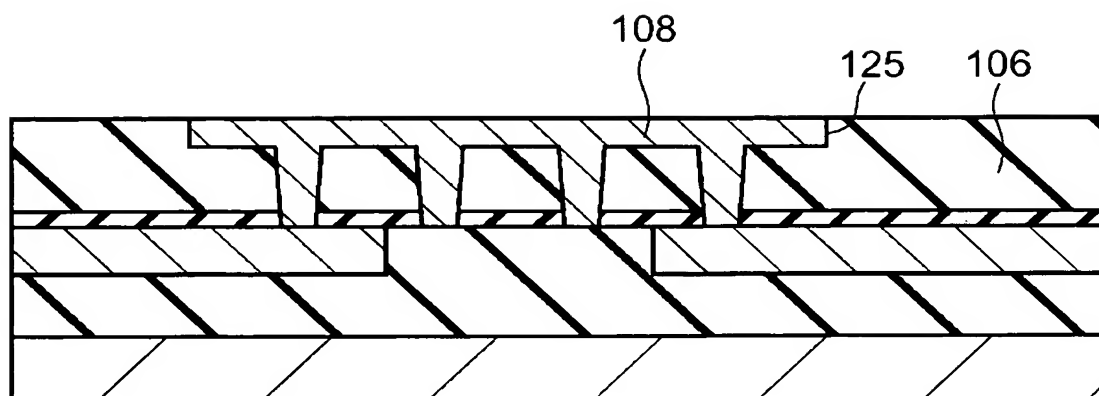


(h)

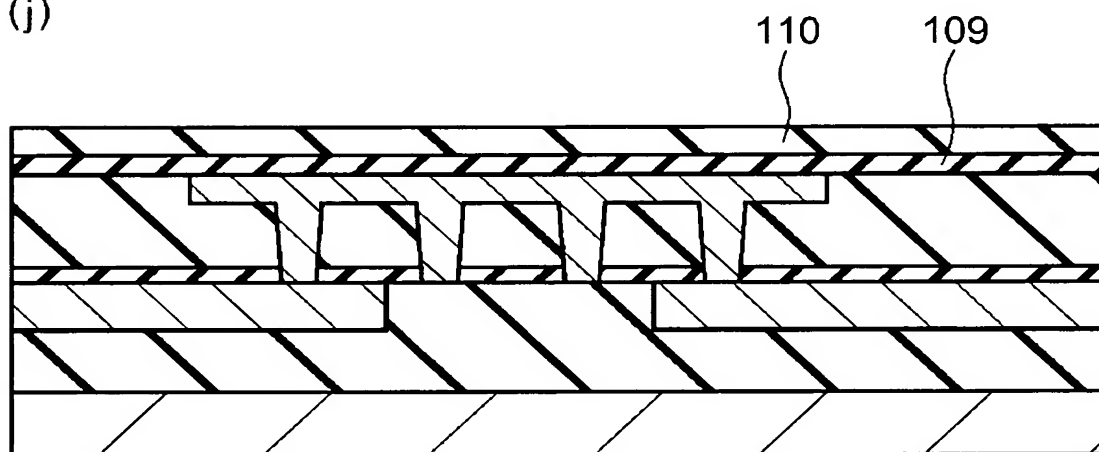


【図 6】

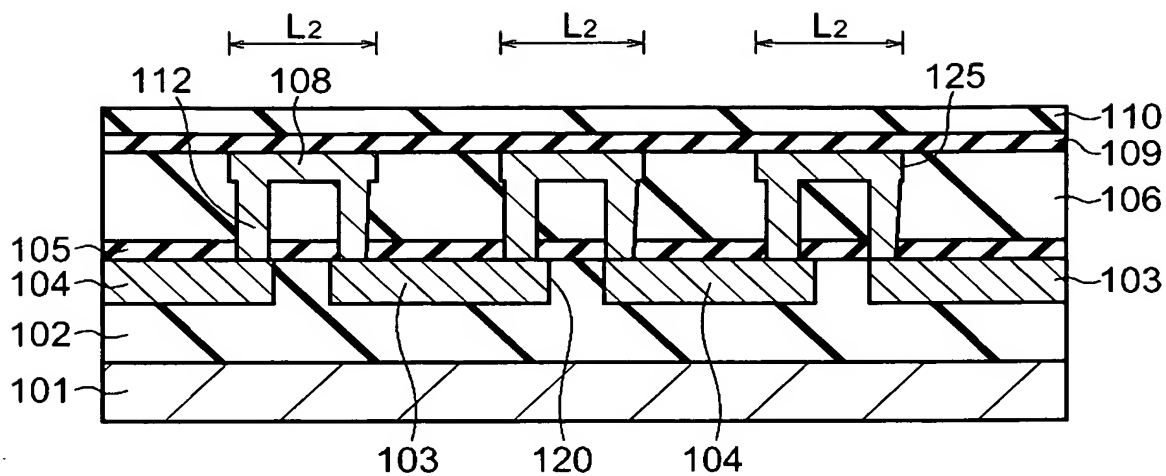
(i)



(j)



【図 7】



101:基板

103:第1の導電層

104:第2の導電層

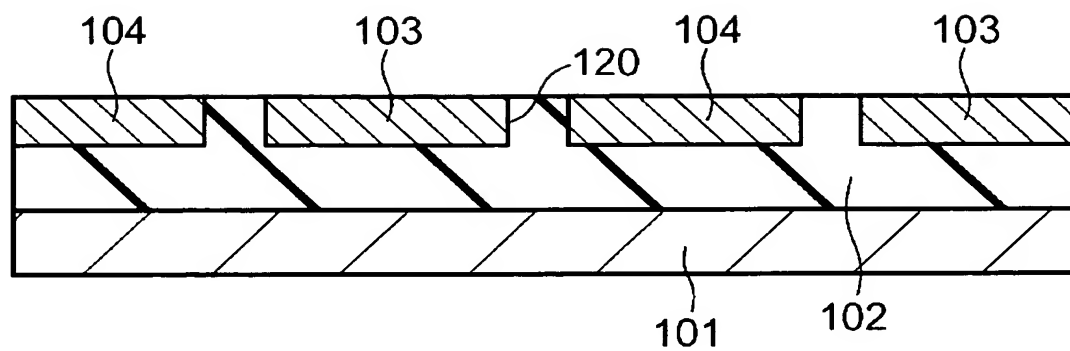
106:絶縁膜

108:第3の導電層

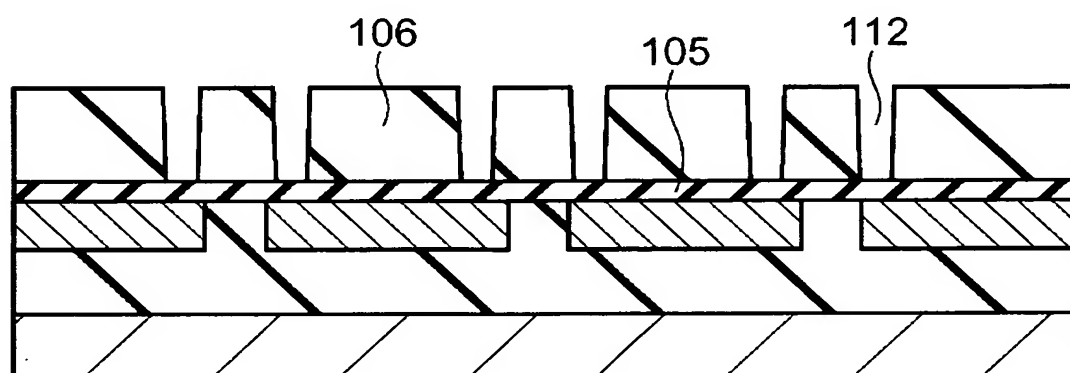
112:開口部

【図 8】

(a)

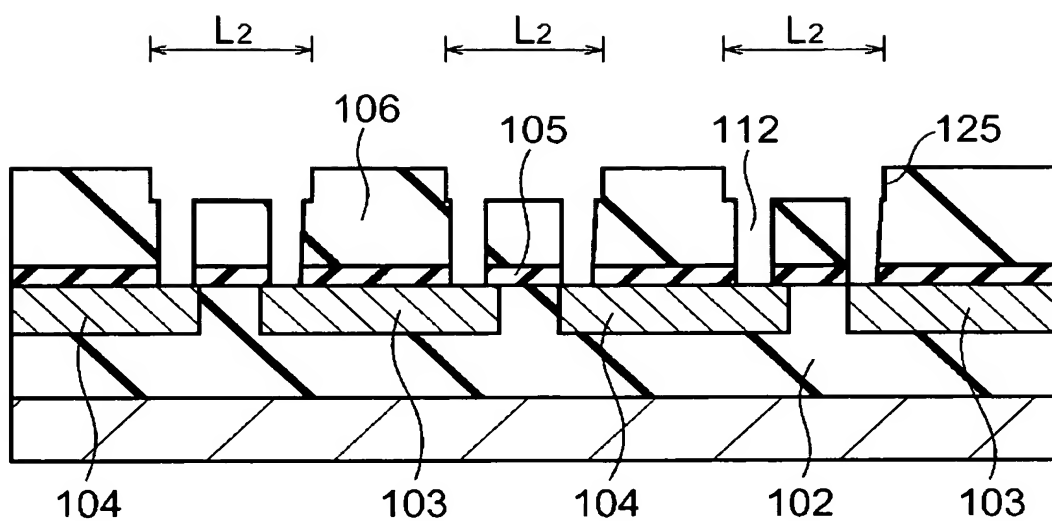


(b)

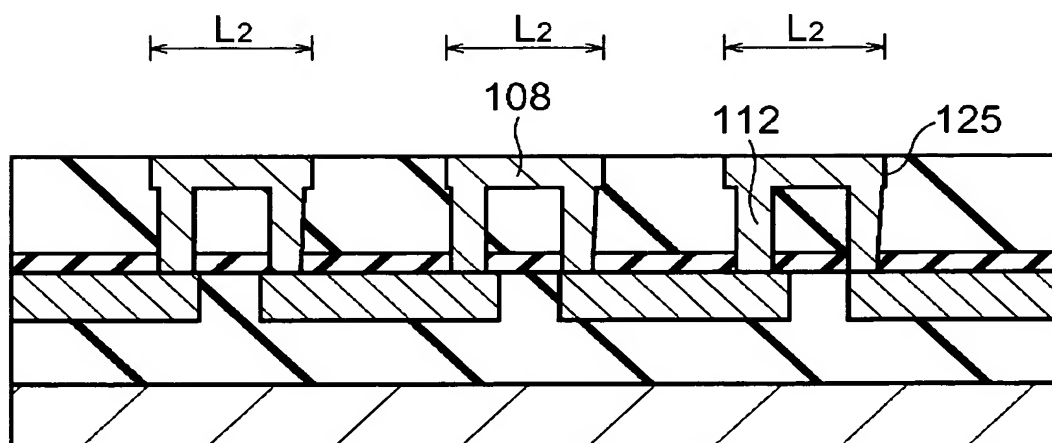


【図 9】

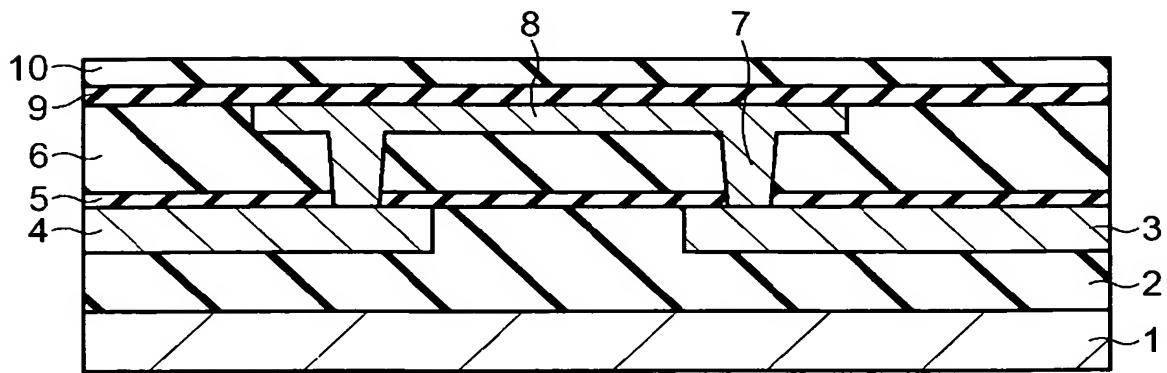
(c)



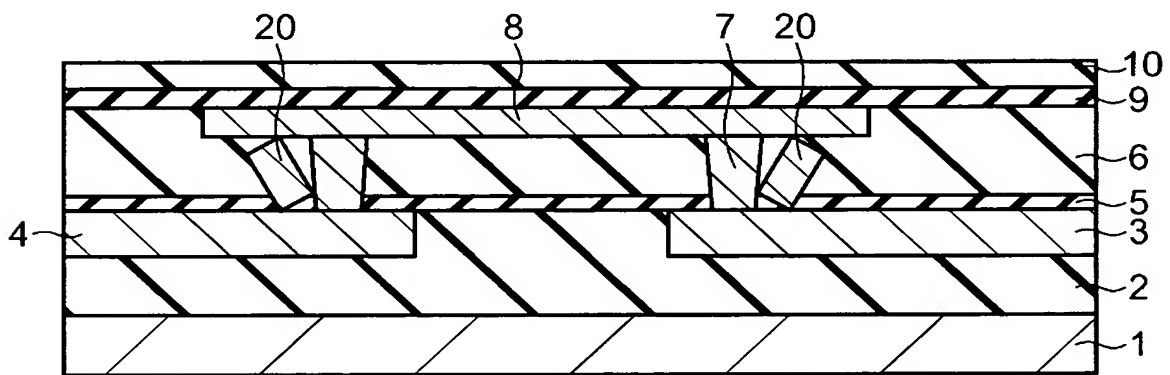
(d)



【図 10】



【図 11】



【書類名】 要約書

【要約】

【課題】 導電層の熱膨張あるいは収縮による開口部の変形を抑制し、製品歩留りおよび配線信頼性を向上させる半導体装置装置およびその製造方法を提供する。

【解決手段】 基板 1 0 1 に第 1 の導電層 1 0 3 と、第 2 の導電層 1 0 4 とを形成し、第 1 の導電層 1 0 3 および第 2 の導電層 1 0 4 の上面に絶縁膜 1 0 6 を形成する。絶縁膜 1 0 6 に第 1 の導電層 1 0 3 および第 2 の導電層 1 0 4 のいずれかがそれぞれ露出する複数の第 1 の開口部 1 0 7 と、第 1 の導電層 1 0 3 および第 2 の導電層 1 0 4 のいずれもが露出しない第 2 の開口部 1 1 1 とを形成する。第 2 の開口部 1 1 1 は、2 つの第 1 の開口部 1 0 7 の間に形成されている。絶縁膜 1 0 6 の上面に第 1 の開口部 1 0 7 において第 1 の導電層 1 0 3 および第 2 の導電層 1 0 4 と電氣的に接続する第 3 の導電層 1 0 8 を形成する。

【選択図】 図 1

特願 2 0 0 3 - 1 1 1 4 3 7

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 2 1 8 5]

1. 変更年月日	1 9 9 0 年 8 月 3 0 日
[変更理由]	新規登録
住 所	東京都品川区北品川 6 丁目 7 番 3 5 号
氏 名	ソニー株式会社